



Arquitectura electrónica basada en FPGA para la inspección de ductos por medio de la técnica de dispersión de fuga de flujo magnético (MFL)

Ivonne Berenice Lemus Martínez¹, Jorge Alberto Soto Cajiga¹, Cristian Micheel Medina Rodriguez¹ y Luis Enrique Rodriguez Olguin¹

1 CIDESI. i.lemus@posgrado.cidesi.edu.mx

El método de dispersión de fuga de flujo magnético (MFL) es un método de inspección de ductos que consiste en aplicar un campo magnético a una sección del ducto. Si en esta sección existen defectos de corrosión, laminaciones, grietas entre otros, entonces el flujo magnético se dispersa, permitiendo ser detectado por sensores magnéticos. La norma NRF-060-PEMEX-2012 para equipos de inspección de ductos, establece que la adquisición de las muestras de las señales analógicas de los sensores magnéticos se debe de realizar en un periodo máximo de 400 μ s. El presente trabajo describe el desarrollo de una arquitectura electrónica para la inspección mediante la técnica MFL y bajo la condición de inspeccionar, únicamente, la cuarta parte del perímetro de un ducto de 6in de diámetro, pudiendo replicar la arquitectura para la inspección total del ducto, cumpliendo con las especificaciones de la norma NRF-060-PEMEX-2012. Para la etapa de acondicionamiento de las señales analógicas se utiliza un arreglo diferencial de sensores de efecto Hall, posteriormente las señales analógicas son acondicionadas a través de amplificadores de instrumentación, cuyas salidas se digitalizan con un convertidor analógico-digital (ADC) de 8 bits de resolución a 62KSPS con 16 canales multiplexables y controlado por una interfaz SPI (del inglés Serial Peripheral Interface). Las señales digitalizadas son adquiridas mediante un FPGA (del inglés Field Programable Gate Array), el cual también controla el bus SPI del ADC a una frecuencia de un 1MHz. Las muestras digitalizadas son almacenadas temporalmente en bloques RAM del FPGA. El proceso de almacenamiento se realiza de manera simultánea con el proceso de muestreo. Finalmente, el contenido de los bloques RAM es transferido, mediante una interfaz de comunicación UART, a una interfaz gráfica desarrollada en el software LabVIEW. La arquitectura desarrollada en este trabajo permite que los 16 canales de las señales analógicas de los sensores de efecto Hall sean adquiridos en un periodo de 256 μ s, periodo menor al establecido por la norma NRF-060-PEMEX-2012 para equipos de inspección, permitiendo detectar defectos de corrosión, laminaciones, grietas, entre otros.