



Celda de Memoria Corriente Conmutada en tecnología CMOS de 130nm.

Ricardo Guadalupe Guerrero Sánchez¹

¹ UDG. ricardo.guerreros@hotmail.com

Las tendencias en el diseño de Circuitos Integrados es desarrollar circuitos más pequeños y con menor consumo de potencia. Por lo cual, utilizar circuitos en modo corriente permite reducir el consumo de potencia, ya que se busca operar con bajas corrientes afectando por ende dicho consumo. Por lo tanto, en este trabajo se describe el diseño de una celda de memoria en modo corriente implementada en una tecnología CMOS de 130nm.

Por otro lado, es importante señalar que una celda memoria de corriente conmutada (SI), es un bloque básico para un ADC $\Sigma\Delta$, el cual está formado por interruptores de corriente, que permiten cambiar el sentido de la misma, además de contar con capacitores para almacenar el valor muestreado. Sin embargo, el desempeño de estos circuitos se ve afectado por diversos factores, como son las no idealidades en los interruptores, la frecuencia de muestreo, el reloj que controla a los interruptores, entre otros; lo cuales deben ser analizados cuidadosamente.

Asimismo, para el diseño de la celda de memoria en corriente conmutada se realizó el análisis del circuito con el fin de obtener el modelo matemático que describe su comportamiento, lo cual permitió dimensionar dicho circuito. Por lo tanto, en el presente trabajo se obtuvieron los siguientes resultados de simulación: Voltaje de alimentación 1.2v, frecuencia de muestreo de 50 Mhz y un consumo de potencia de 52.5 μ W.

Finalmente, en base a la celda de memoria se implementó un integrador, el cual está formado por dos celdas de memoria conectadas en serie. Además, este bloque es la base para el diseño futuro de un ADC $\Sigma\Delta$ en corriente conmutada.