



Técnicas de Modulación LS-PWM en FPGA para Inversor Multinivel de Fuentes Asimétricas

José Ricardo Bolaños Rangel¹, José Juan Alfaro Rodríguez¹, Gilberto Muñoz Moreno¹ y Mario Alberto Juárez Balderas¹
1 Instituto Tecnológico Superior de Irapuato. LIS19111172@irapuato.tecnm.mx

En el presente trabajo se realiza la implementación de las técnicas de modulación por ancho de pulso por corrimiento de nivel denominadas disposición de fase (PD), desplazamiento opuesta de fase (POD) y desplazamiento opuesta alternada de fase (APOD) mediante el lenguaje de descripción de hardware VHDL en dispositivos programables para el control de activación de los dispositivos de conmutación de un inversor multinivel. Para el desarrollo del código de control se optó por utilizar la tarjeta de desarrollo Cyclone II de Altera, mediante la cual se logró la descripción de hardware y generación de las señales necesarias para el control de los dispositivos de conmutación del inversor multinivel. Para el desarrollo de la descripción de hardware se siguió el siguiente procedimiento. Se creó y se simuló el divisor de frecuencias de la señal de referencia senoidal y las multiportadoras utilizándose para la señal senoidal una frecuencia de 60Hz y 120V de amplitud y para las multiportadoras a 10Khz con amplitudes de 50V. Esto sirvió para generar la señal senoidal, la cual fue determinada mediante la serie de McLaurin y las multiportadoras correspondientes a las modulaciones PD, POD y APOD generando 6 multiportadoras: -150 a -100, -100 a -50, -50 a 0, 0 a 50, 50 a 100 y 100 a 150 y 6 señales de referencia de nivel: -150,-100,-50, 50, 100 y 150. Mediante lógica combinatorial se selecciona el estado de activación de los dispositivos semiconductores para generar la señal escalonada mediante las técnicas de modulación mencionadas. Se realiza una simulación y se comprueba la modulación, además, que el control de los interruptores es el adecuado para generar la señal multinivel. Se verifica la forma de onda de las señales de los dispositivos de conmutación. En conclusión, se obtuvieron resultados satisfactorios obteniéndose el lenguaje de descripción de hardware para las modulaciones PD, POD y APOD propuestas, por otro lado, este lenguaje permite el uso de los relojes con los que cuenta la tarjeta de desarrollo de forma muy eficiente.